



功率 MOSFET 使用注意事項

1、关于半导体器件的选择

1.1 关于最大额定值

半导体器件的最大额定值通常规定为“绝对最大额定值”，必须严格注意绝对不能超过各品种最大额定值表中所表示的数值。

如果不小心超过了最大额定值就会直接导致该产品的老化或损坏，即使稍后再工作也会严重缩短其寿命。

所以在设计使用半导体器件的电子电路时，必须注意在使用中无论外部条件如何变化都不能超过该器件指定的最大额定值。此外这些最大额定值的各个项目之间大多密切相关，因此必须特别注意不要使各个项目同时达到最大额定值。例如，当对使用的晶体管外加电流、电压时，虽然都不超过最大额定值，但功耗却是两者的乘积，这个数值必须保持在该 MOS 管的损耗容限范围内。此外，不仅要注意直流最大额定值，还必须注意脉冲用途情况下的安全工作区域（ASO）、负载轨迹、峰值电压和电流。

1.2 关于减额的注意事项 如何对最大额定值进行减额，是可靠性设计中的重要问题。系统设计阶段需要

考虑的减额项目因器

件种类而异。其中包括电压、电流、功率、负载等电应力的减额，温度、湿度等环境条件，或者振动和冲击等机器应力的减额等。

关于可靠性设计时应该注意的减额标准例子请参照下表。



減額要素		晶体管	(应用时的注意事项)
温度	结温	不超过110 C(Tj不超过60 C)	(特别是高可靠度用途)
	器件环境温度	—(Ta=0 ~ 45 C)	(特别是高可靠度用途)
	其他	功耗、环境温度、散热条件 $T_j = P_D \theta_{ja} + T_a$	
湿度	相对湿度	RH=40 ~ 80%	
	其他	通常，在因温度急剧变化等而产生结露的情况下，要对印刷电路板采取涂层处理。	
电压	耐压	最大额定值 0.8或不超过0.8	
	过电压	要采取对策以防止外加过电压(包含静电击穿)	
电流	平均电流	I_C 0.5或不超过0.5	
	峰值电流	$i_c(\text{peak})$ 0.8或不超过0.8	
功率	平均功率	最大额定值 0.5或不超过0.5 (特别是功率晶体管)	
脉冲	ASO	不超过个别产品目录中的最大额定值	
	电涌	不超过 $i_c(\text{peak})$	

1.3 封装的选择

通常可大致分为密封型（如金属封装、陶瓷封装、低熔点玻璃封装等）和塑封型两种。选择塑封型或密封型。通常情况下，综合了该设备的使用目的、使用环境、可靠性需求和成本需求等要素。

由于塑封型半导体器件的可靠性得到了显著提高，其应用范围正在不断扩大，最近也开始用于使用环境比较严格的领域，如汽车（包含引擎控制部分）、测量控制、电子交换机、大型电子计算机本体等。事实上，从市场数据来看，当设备安装在环境良好的室内时，其可靠性与密封型半导体器件相同。

近年来，随着电子设备的小型化，对半导体器件的小型化、薄型化封装需求也越来越强烈。为了满足这一需求，新洁能一直致力于开发能与电容、电阻等芯片产品一样使用表面贴装的器件。

表面贴装型封装与引脚插入型封装相比较，具有以下优点：

- (1) 体积小，可减小安装面积。
- (2) 厚度薄，可降低安装高度。
- (3) 不需要电路板通孔，因此电路板布板密度较高。
- (4) 电路板可进行双面安装。

2. 机械操作时的注意事项



2.1 关于引脚的成形和切断

在半导体器件的引线成形和切断时，应注意以下几点：

(1) 在弯折引线时，为了防止在封装本体与引线之间施加相对应力，必须固定弯折点与本体之间的引线，不要触摸本体，也不要拿着本体弯折引线（参照图 1）。另外，当使用模具进行大量引线的成形时，必须设置固定引线的机构，要注意引线压杆机构不能对器件本体施加应力（参照图 2）。



图1 引线的弯折方法

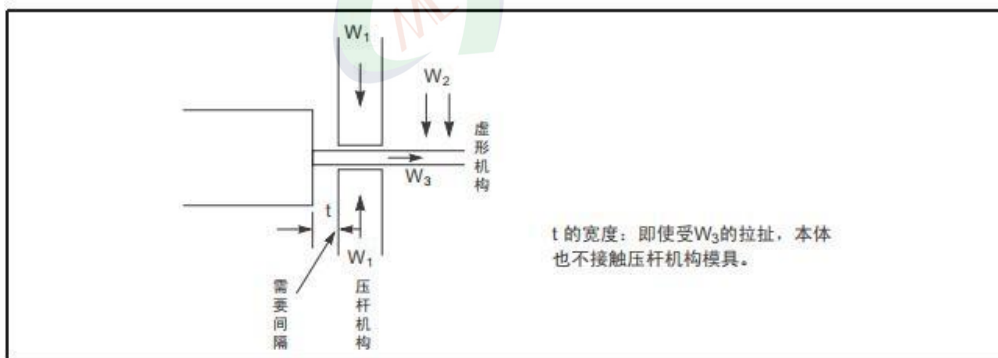


图2 使用模具弯折引线的方法

(2) 将引线弯折成直角时，必须在离本体至少 3mm 的位置进行，并且弯曲度不能超过 90°（参照图 3A）。

另外，当弯曲度不超过 90°时，必须在距离本体至少 1.5mm 的地方进行弯折。（参照图 3B）。

(3) 不能重复弯折引线。

(4) 不能向外侧弯折引线（参照图 3C）。

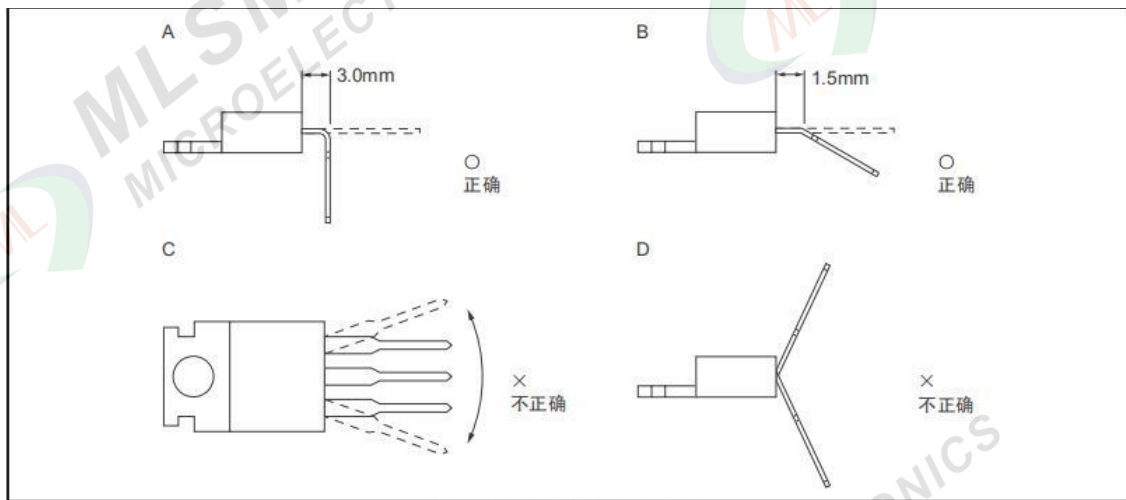


图3 弯折引线的位置和方向

2.2 关于安装到印刷电路板

必须注意：在将半导体器件安装到印刷电路板上时，不要给引线施加过大的应力。以下为主要注意事项（参照图 4）：

- (1) 印刷电路板的器件安装孔间隔和引线间隔必须一致，以防止在插入时或者插入后对器件施加过大的应力。
- (2) 当器件被插入到印刷电路板时，不能硬拉引线，防止在引脚和外壳之间施加过大的应力。
- (3) 半导体器件和印刷电路板之间必须留出适当的间隔，最好使用垫片等。
- (4) 在器件被固定到印刷电路板后，必须避免在引线和器件本体之间施加应力。例如，如果在将引线焊接到印刷电路板后给器件安装散热板，就有可能因引线长度的偏差而使过大的应力集中到引线，导致引线脱落、封装破损或者断线。对于这种情况，必须在固定器件后焊接引线。
- (5) 进行自动插入、成形时，必须注意 2.1 项中的注意事项。

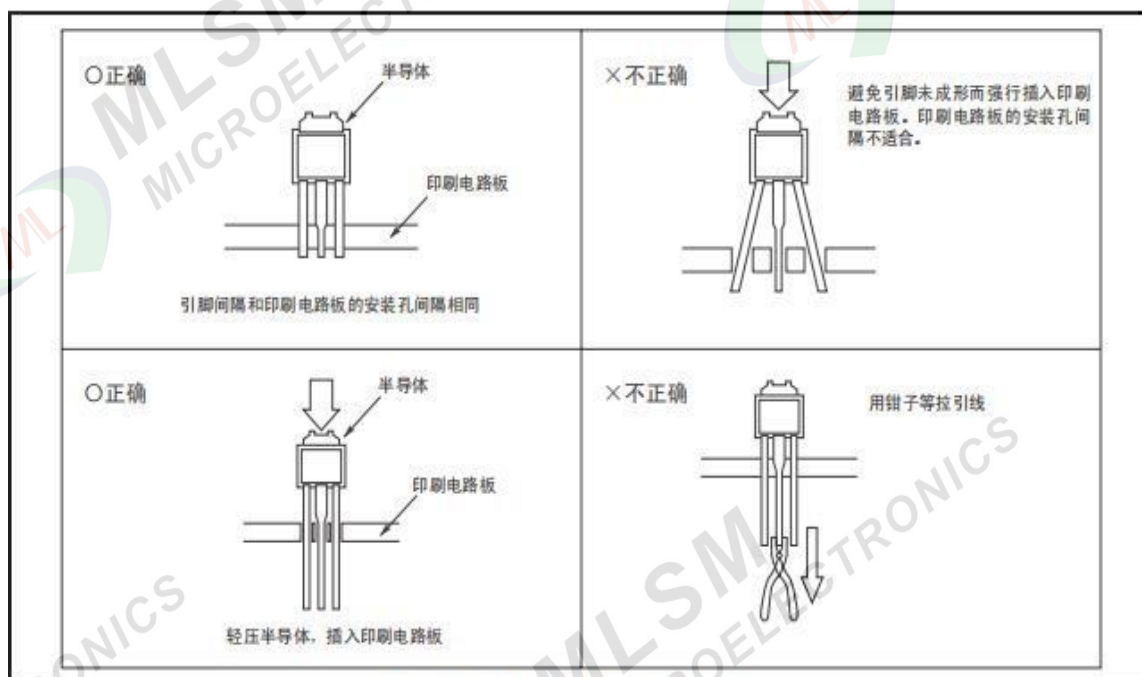


图4 半导体安装到印刷电路板的方法

2.3 关于焊接

半导体器件不宜长时间置于高温状态，在进行焊接时，无论是用烙铁还是用回流法等，都需要以尽可能低的温度和尽可能短的时间进行处理。半导体器件焊锡耐热试验的规格是：在离本体 1~1.5mm 的状态下，260°C、10 秒或者 350°C、3 秒。在进行焊接作业时，必须注意不能超过此条件。焊接时温度上升的例子如图 5 所示，该图为小功率塑封功率晶体管在焊接时结温上升的例子。这是在 260°C 的焊锡槽或 350°C 的焊锡槽内，按照规定时间加热后测量结温的例子。如果焊接温度高并且时间长，器件的温度就会上升，可能引起老化或者破坏。

如果在焊接时使用强酸性或强碱性的助焊剂，就可能会腐蚀引线或者产生特性上的不良影响，所以推荐使用松香系列的助焊剂。关于烙铁，使用接地烙铁（三线插头），或者用变压器降低电压，最好将烙铁头接地使其不会出现泄漏电流。（参照图 6）此外，请尽可能在离开器件本体的位置进行焊接。

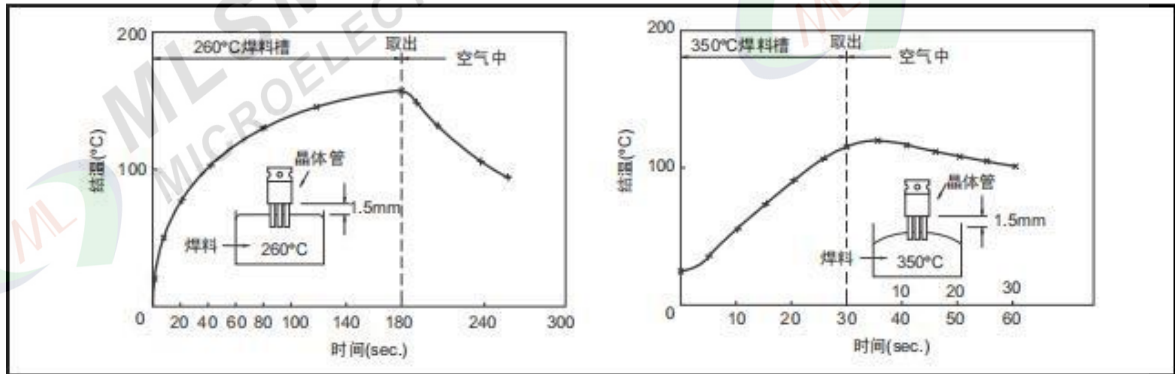


图5 焊接时的结温

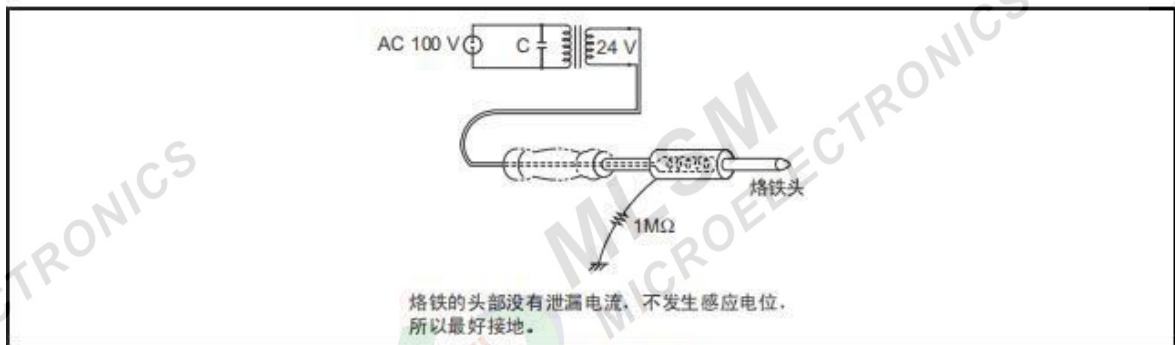


图6 烙铁头的接地

2.4 关于清洗

为确保系统的可靠性，通常焊接时必须进行助焊剂的清洗。在不清洗的情况下会缩短器件的使用寿命。

清洗时可使用清洗剂或超声波等。例如，对于塑封型器件，使用氯化物溶剂时会溶解封装材料。此外，如果使用普通溶剂进行长时间或高温清洗，溶剂就会渗透到内部使芯片涂层材料溶胀，因此，对清洗液及清洗条件进行探讨时，必须充分注意以下几点。请避免使用三氯乙烯系列清洗剂。另外，在进行超声波清洗时，可推荐以下条件：

- 频率—28 ~ 29kHz (避免器件的共振)
- 超声波输出—15W/l (1次)
- 器件和印刷电路板不能直接接触振动源
- 时间—不超过 30 秒



2.5 关于散热板的安装

对于功率器件，为了降低结温，通常使用散热板将热量散发到外部，在散热板上安装半导体器件时可有效散热，而且不失半导体器件的可靠性，使用时必须注意以下事项：

(1) 注意硅脂膏的选择。

为提高器件和散热板之间的热传导性和散热效果，一般在器件和散热板的接触面上，均匀地涂上一层薄的硅脂膏。

在选择硅脂膏时，请使用以离油度低和与成型树脂的亲油性低的油脂作为基材的硅脂。此外，当硅脂膏的稠度比较低（硬）时，有可能在用螺丝固定时产生树脂裂纹。而且如果涂上过量的硅脂膏，就会对树脂施加过大的应力，所以必须注意。

(2) 必须使用最佳的紧固转矩。

紧固转矩太小会导致热阻的增大，紧固转矩太大会导致器件变形、芯片破坏以及集电极引脚折断等故障因此，作为最佳的紧固转矩，请采用下表范围内的数值。

典型封装的最佳紧固转矩

封装	最佳紧固转矩(N•m)
TO-220AB	0.4~0.6
TO-3P、TO-3PL	0.6~0.8
TO-220FM、TO-220CFM	0.4~0.6
TO-3PFM	0.4~0.6

(3) 散热板平坦度的注意事项。

将器件固定到散热板时，如果散热板不合适，就会影响散热效果，并且因外加过大的应力而引起特性老化或树脂裂纹。因此，关于散热板必须遵守以下几点：

(a) 在螺孔间隔区间，散热板弯折的凸凹或扭曲幅度不能超过 0.05mm。

(b) 当散热板是铝板、铜板和铁板时，必须在确认没有毛刺后进行螺孔的倒棱处理。



(c) 必須將散熱板和器件的接觸面磨光。

在晶體管和散熱板之間不能夾有銼屑等異物（TO-220F 和 TO-3P 要特別注意，否則會造成絕緣損壞）。

(4) 不能直接焊接器件的散熱片。如果直接焊接器件散熱片，外加的熱量就會變大，並遠遠超過器件結溫的保證值，從而對器件造成不良影響，導致器件的損壞或使用壽命的大大縮短等。

(5) 不能對封裝外加機械應力。

在固定時，如果緊固工具（螺絲刀或夾具等）接觸塑封，不僅會使封裝產生裂紋，而且也會對內部施加機械應力、加速器件連接部的疲勞，以致產生損壞和斷線故障，所以必須特別注意。

(6) 不能在焊接引線後給器件安裝散熱板。如果在引線焊接到電路板後給器件安裝散熱板，就有可能因引線的長短不一或者電路板和散熱板尺寸的偏差而使過大的應力集中到引線，導致引線脫落、封裝損壞或斷線。因此，必須在將器件安裝到散熱板後焊接引線。

(7) 不能對器件的散熱片或封裝進行加工或變形處理。如果對器件的散熱片進行切斷或變形處理、或者對封裝進行加工或變形處理，就會導致熱阻增大或者對器件內部施加異常應力而引起故障。

(8) 安裝功率器件時，請使用推薦的元件（墊片、墊圈、接線片、螺絲和螺母等）。（參照圖 7）

(9) 注意使用的螺絲。給器件安裝散熱板時所使用的螺絲大致分為小螺絲和自攻螺絲，在使用螺絲時，請注意以下幾點：

(a) 必須使用 JIS-B1101 所規定的槽頭螺絲，如綑頭小螺絲或扁頭小螺絲等。

(b) 沉頭螺絲會對器件外加異常應力，絕對不能使用（參照圖 8）。(c)

在使用自攻螺絲時，也必須嚴格遵守上述緊固轉矩的相關規定。

(d) 在使用自攻螺絲時，不能使用比器件安裝部的孔徑大的自攻螺絲。否則，會使散熱板和器件的安裝孔產生螺紋而引起故障（特別是在 TO-220F 和 TO-3P 中，如果安裝孔產生螺紋劃痕就會引起該處的絕緣損壞）。



(10)关于散热板的螺孔必须注意以下几点:

(a) 螺孔太大时: 散热板的孔径和倒棱后的孔径不能大于螺丝头的直径。尤其在将铜板用作凸缘材料的器件 (TO-220AB 或 TO-3P 等) 中, 紧固转矩会使铜板或塑封变形。

(b) 螺孔太小时: 尤其在使用自攻螺丝时, 会使紧固转矩增大并超过上述推荐的紧固转矩, 或者得不到所要的接触电阻。

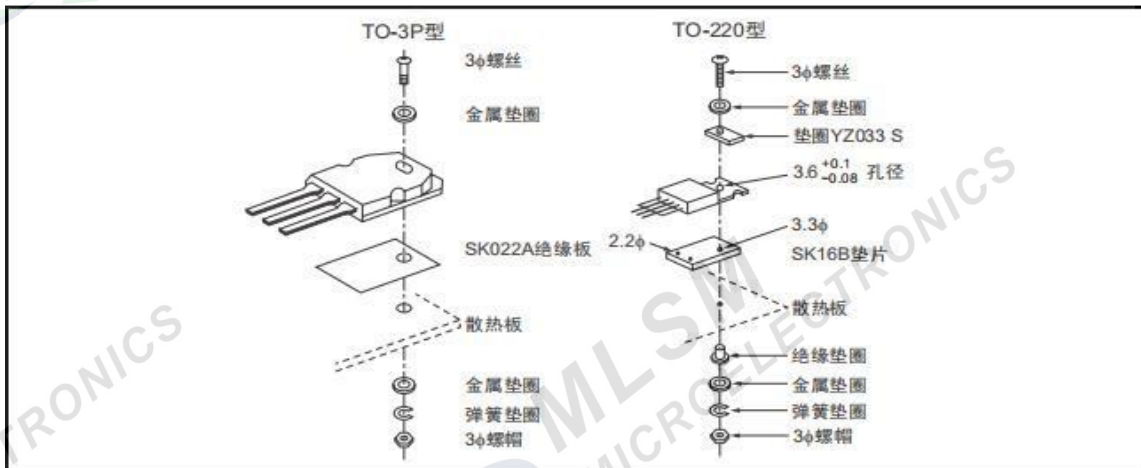


图7 功率晶体管的安装方法例子

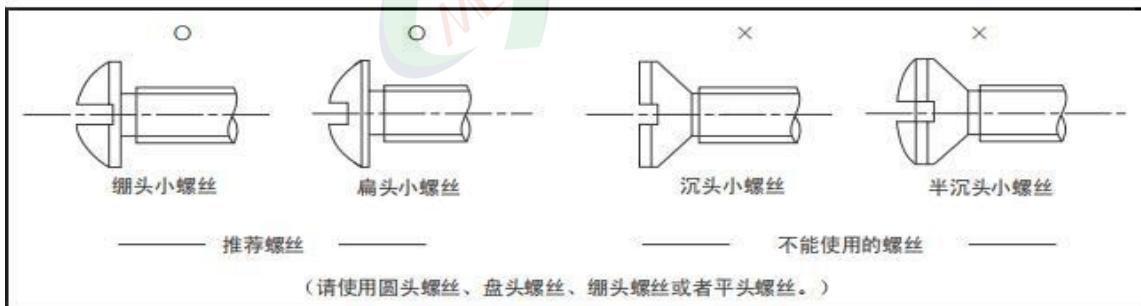


图8 推荐的螺丝种类和不能使用的螺丝种类

3. 电路安装时的注意事项

3.1 整体注意事项若要达到系统所规定的可靠度, 重要的是, 必须在产品目录中所登载的参数规格内使用, 同时也要考虑周围环境的影响, 并在使用时注意以下几点:

(1) 尽可能降低环境温度, 以避免在半导体器件附近产生高温。

(2) 使用时, 请注意将电源电压、输入电压和功耗控制在额定值以内, 并根据情况进行减额。

(3) 避免因不需要的噪声而对输入、输出和电源引脚等外加或者引起过电压。并注意强电磁波等。



(4)避免在使用中发生静电等现象。

(5)使用高速工作的器件时，由于结构精细，必须在输入部位设置保护电路等，或避免外加静电脉冲。

(6)在接通/断开电源等情况下，请避免外加不均衡的电压。例如，当电路的接地引脚处于浮动状态时如果对输入、电源引脚等外加电压，就会增加过大的应力。

3.2 噪声、电涌电压对策电涌电压、静电和噪声等问题，是所有半导体器件的共同问题，必须采取对策消除发生源或减缓其程度。

在进行电子设备的设计时，通常对工业用电源会预计 10%左右的增幅或减幅。但是，如果在周围使用产生电涌电压的机器设备等，就会因电源电压的改变而出现故障或者误动作。这是由重叠在电源线上的电涌引起的，当产生雷电等时，也能引发脉冲状的电涌。对于上述情况，如果在 AC 线一侧放入图 9 所示的滤波器，就可以起到减缓的作用。即使电涌或静电没有间接从 AC 线进入，也可能会直接外加到电路板内部的元件或半导体器件上，此时，必须采取屏蔽等措施。另外，屏蔽的对地阻抗必须要低，否则就没有效果。

当静电和电涌脉冲等作为噪声可能直接外加的情况下，可插入如图 10 所示的保护电路（特殊例子）。

$R_i \times C_i$ 的时间常数应设定在不影响工作、便于电涌脉冲等吸收的范围内。

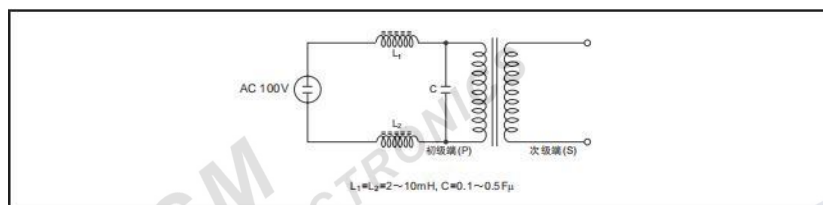


图9 电涌吸收的电路例子

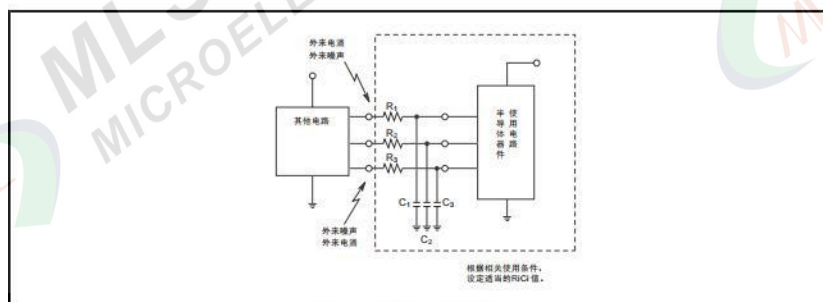


图10 电涌保护的电路例子



4. 功率 MOSFET 使用时的注意事项

4.1 观察源极接地输出静态特性时的注意事项

(1) 观察源极接地输出静态特性时，根据曲线绘图仪的种类（输入电容/电阻不同）不同，有可能产生振荡，并导致器件损坏。有效的措施是在栅极连接约 $10\text{k}\Omega$ 的外部串联电阻。

(2) 用 X-Y 记录器描绘源极接地输出静态特性时，为防止振荡请给栅极连接约 $10\text{k}\Omega$ 的串联电阻或在栅极/源极之间放入约 $0.5\mu\text{F}$ 的电容。

4.2 对于异常振荡的注意事项

(1) 进行电路试验时，为防止异常振荡，在熟练使用以前，推荐给栅极连接 $100\Omega \sim 2\text{k}\Omega$ 的串联电阻。

(2) 使用源极输出电路时，为防止异常振荡，推荐在漏极附近电源与地线之间连接约 $100\mu\text{F}$ 的电容。

4.3 为防止静电破坏使用功率 MOSFET 时的注意事项为防止静电破坏请注意以下几点：

(1) 对器件进行操作时，请采用人体接地方式。人体接地的例子如图 11 所示。

(2) 对器件进行操作时的工作台上铺有金属板，请将金属板接地。

(3) 用曲线绘图仪等测量仪器进行单个器件的检查时，请将测量仪器接地。

(4) 为防止对器件外加烙铁焊接的泄漏电压，请将烙铁焊接的烙铁头接地（尽量使用低电压烙铁焊接）。

(5) 在电路板的运输中，请使用导电性片材制作的包装材料。在栅极/源极之间已通过电阻等连接的情况下，不作此限。因此，推荐首先安装栅极/源极之间的元件。

(6) 请避免直接将器件装入塑料盒或塑料袋中，而使用导电性容器或铝箔等。

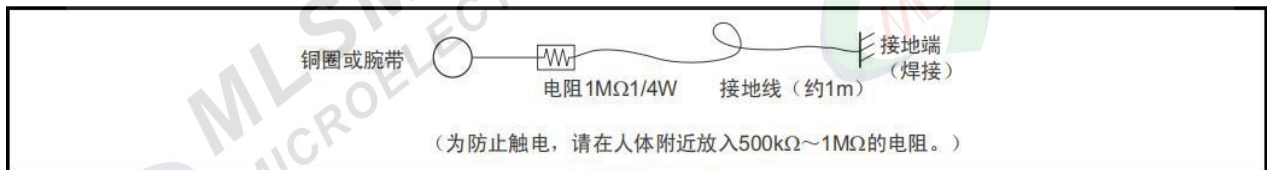


图 11 人体接地的例子

4.4 对于电路布局、布线的注意事项

在高速开关时，电路中的寄生电感可能导致瞬间的过大电压、开关速度低（特别是栅极的引线电感）以及多个并联的器件之间电流不平衡，甚至产生异常振荡。为防止上述问题的发生，要尽量缩短电源线、栅极/源极之间引线的布线，将电流环路的面积设为最小，并使用双扭线等。另外，通过局部安装去藕电容也可减小残余电感的影响。

为减小并联时功率 MOSFET 的电流差异，要尽量使电路的布局对称。另外，多个器件并联时，通过在栅极的连接处放置小型铁氧体磁珠或在各功率 MOSFET 栅极处插入约 50 ~ 150Ω 的串联电阻可防止异常振荡。

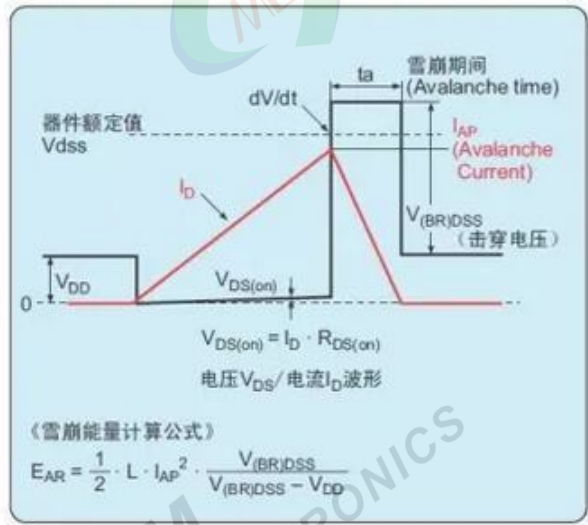
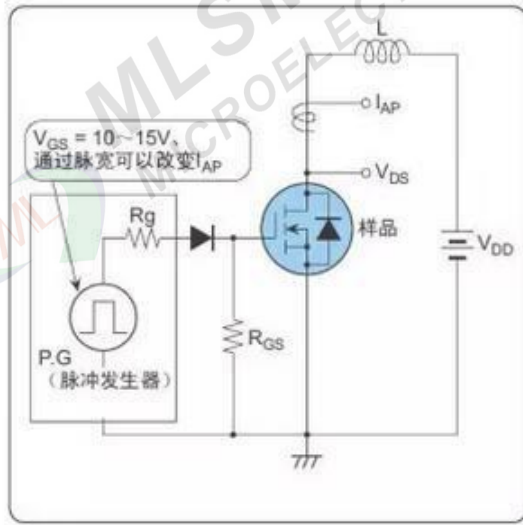
5. 功率 MOS 管的五种损坏模式详解

第一种雪崩破坏

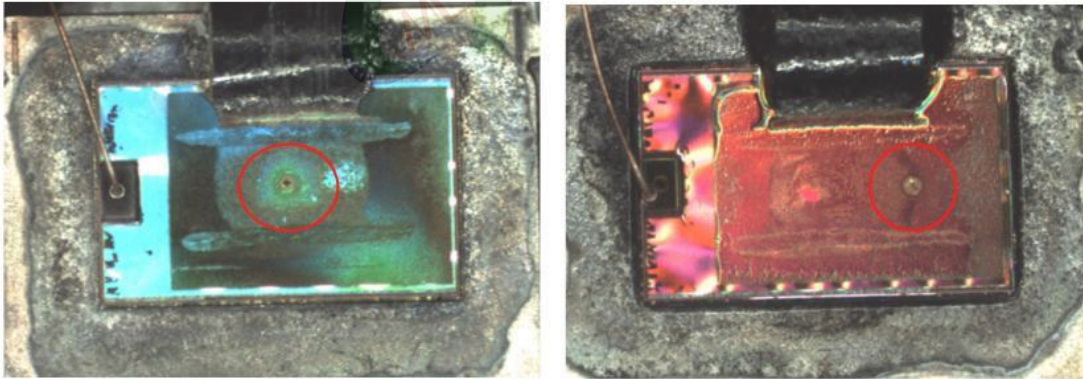
如果在漏极-源极间外加超出器件额定 V_{DSS} 的电涌电压，而且达到击穿电压 $V(BR)_{DSS}$ （根据击穿电流其值不同），并超出一定的能量后就发生破坏的现象。

在介质负载的开关运行断开时产生的回扫电压，或者由漏磁电感产生的尖峰电压超出功率 MOSFET 的漏极额定耐压并进入击穿区而导致破坏的模式会引起雪崩破坏。

典型电路：



典型失效形貌:



第二种：器件发热损坏

由超出安全区域引起发热而导致的。发热的原因分为直流功率和瞬态功率两种。 直流

功率原因：外加直流功率而导致的损耗引起的发热

- 导通电阻 $R_{DS(on)}$ 损耗 (高温时 $R_{DS(on)}$ 增大, 导致一定电流下, 功耗增加)
- 由漏电流 I_{DSS} 引起的损耗 (和其他损耗相比极小) 瞬态功率原因：外加单触发脉

冲



负载短路

- 开关损耗 (接通、断开) * (与温度和工作频率是相关的)
- 内置二极管的 trr 损耗 (上下桥臂短路损耗) (与温度和工作频率是相关的) 器件正常运行时不发生的负载短路等引起的过电流, 造成瞬时局部发热而导致破坏。另外, 由于热量不相配或开关频率太高使芯片不能正常散热时, 持续的发热使温度超出沟道温度导致热击穿的破坏。

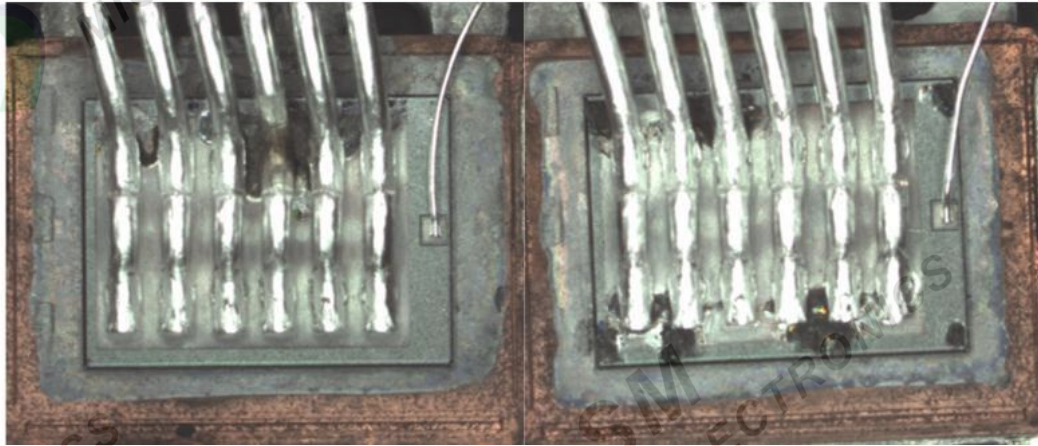
区分	运行波形	计算损耗的公式 (省略Ron的温度系数α)
电阻 (R) 负载 tf期间 Ptf 损耗公式		$P_{tf} = \frac{1}{T} \int_0^{tf} V_{ds}(t) \cdot I_d(t) dt$ $= \frac{1}{T} \int_0^{tf} \left(\frac{V_{ds} - I_d \cdot R_{on}}{t_f} t + I_d \cdot R_{on} \right) \left(-\frac{I_d}{t_f} t + I_d \right) dt$ $= \frac{1}{T} \int_0^{tf} \left(\frac{I_d^2 \cdot R_{on} - I_d \cdot V_{ds}}{t_f^2} t^2 + \left(\frac{I_d \cdot V_{ds} - 2I_d^2 \cdot R_{on}}{t_f} t + I_d^2 \cdot R_{on} \right) dt \right)$ $\therefore P_{tf} = \frac{1}{6T} t_f (V_{ds} \cdot I_d + 2I_d^2 \cdot R_{on}) = \frac{1}{6} V_{ds} \cdot I_d \frac{t_f}{T}$
电感 (L) 负载 ton期间 Pton 损耗公式 (电流为 实线波形)		$P_{ton} = \frac{1}{T} \int_0^{ton} I_d^2(t) \cdot R_{on} dt$ $= \frac{1}{T} \int_0^{ton} \left(\frac{I_b - I_a}{ton} t + I_a \right)^2 \cdot R_{on} dt$ $= \frac{1}{T} \int_0^{ton} \left(\frac{I_a^2 - 2I_a \cdot I_b + I_b^2}{ton^2} t^2 + 2 \left(\frac{I_b - I_a}{ton} t \cdot I_a \right) + I_a^2 \right) R_{on} dt$ $= \frac{1}{T} \left[\left(\frac{I_d^2 \cdot R_{on} - I_d \cdot V_{ds}}{3t_f^2} t^3 + \left(\frac{I_a \cdot I_b - I_a^2}{ton} t^2 + I_a^2 \cdot t \right) \right) R_{on} \right]_0^{ton}$ $\therefore P_{ton} = \frac{1}{3} (I_a^2 + I_a \cdot I_b + I_b^2) R_{on} \frac{ton}{T}$



项目		Tch(°C)								备注	
		25	40	60	80	100	120	140	150		
R _{DS(on)} 的温度系数 α (Tch=25°C时, α=1.0)		1.0	1.09	1.27	1.5	1.73	2.0	2.27	2.41	参照各别数据表的 Ron-Tc特性	
MOS 功耗	通态电阻损耗 P _{ON} =I _D ² · R _{DS(on)} max ^α · t _{ON} /T	I _D =8A	8.64	9.4	11.0	13.0	14.9	17.3	19.6	20.8	注意 R _{DS(on)} 的温度依存性
		I _D =10A	13.5	14.7	17.1	20.3	23.4	27	30.6	32.5	
	开关损耗*1 P _S =t _f /T · P _(tf)		5	5	5	5	5	5	5	5	注意依存工作频率
全部功耗 P _(DM) P _(DM) =P _{ON} +P _S		I _D =8A	13.6	14.4	16.0	18.0	19.9	22.3	24.6	25.8	R、L 负载的 Ron 损耗以及 SW 损耗的详细计算公式, 参照其他项目
		I _D =10A	18.5	19.7	22.1	25.5	28.4	32.0	35.6	37.5	

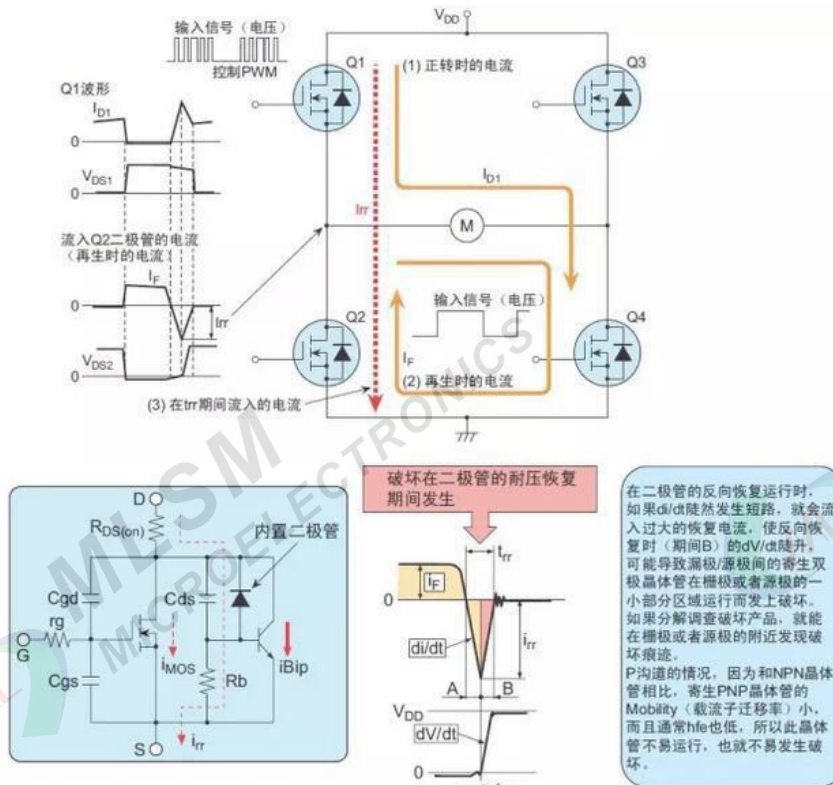


典型失效形貌：



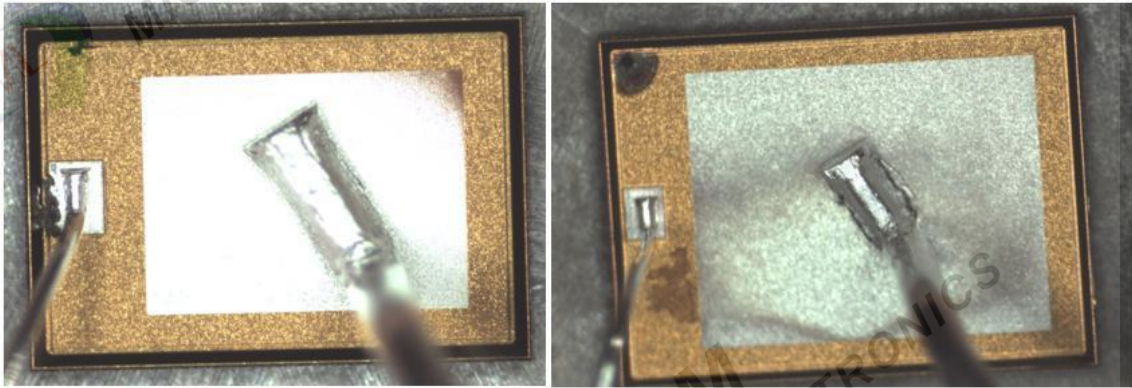
第三种：内置二极管破坏

在 DS 端间构成的寄生二极管运行时，由于在二极管反向恢复期间，功率 MOSFET 的寄生双极晶体管运行，导致此二极管破坏的模式。





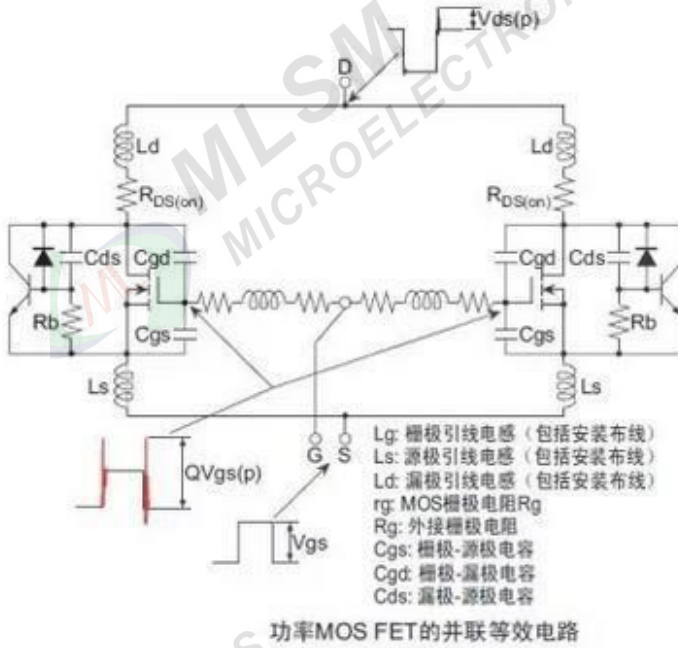
典型失效形貌：



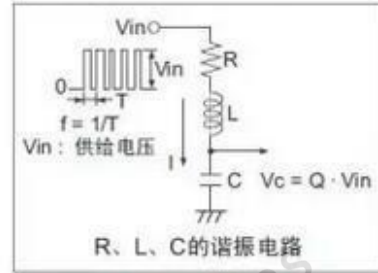
第四种：由寄生振荡导致的破坏

此破坏方式在并联时尤其容易发生。

在并联功率 MOS FET 时未插入栅极电阻而直接连接时发生的栅极寄生振荡。高速反复接通、断开漏极-源极电压时，在由栅极-漏极电容 $C_{gd}(C_{rss})$ 和栅极引脚电感 L_g 形成的谐振电路上发生此寄生振荡。当谐振条件 $(\omega L = 1/\omega C)$ 成立时，在栅极-源极间外加远远大于驱动电压 $V_{gs}(in)$ 的振动电压，由于超出栅极-源极间额定电压导致栅极破坏，或者接通、断开漏极-源极间电压时的振动电压通过栅极-漏极电容 C_{gd} 和 V_{gs} 波形重叠导致正向反馈，因此可能会由于误动作引起振荡破坏



由谐振引起的振荡电压和谐振电路的选择性 $Q(\omega L/R=1/\omega CR)$ 成正比, 通过(1)、(2)式表示在电容C、电感L中产生的电压 Vc 、 VL 。



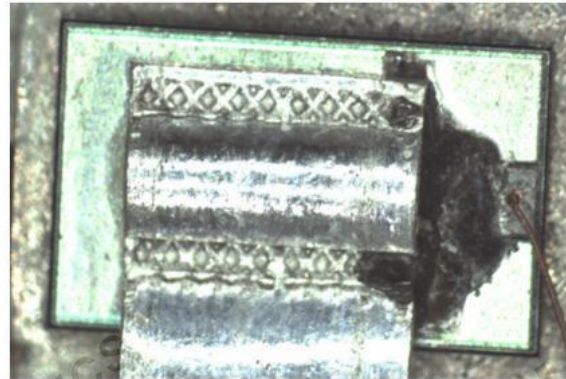
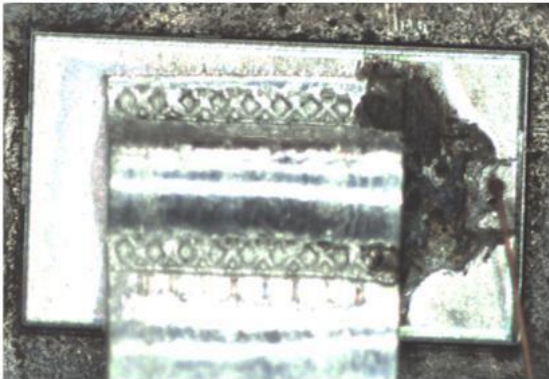
$$Vc = (1/2\pi fC)I = (1/\omega CR)V = QV \dots\dots(1)$$

$$VL = (2\pi fL)I = (\omega L/R)V = QV \dots\dots(2)$$

另外, $Q = \omega L/R = 1/\omega CR = \sqrt{\frac{L}{C}}$

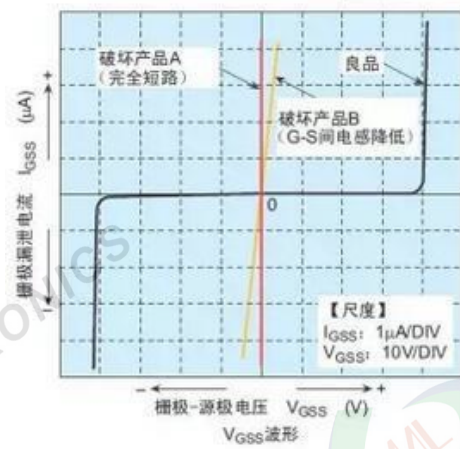
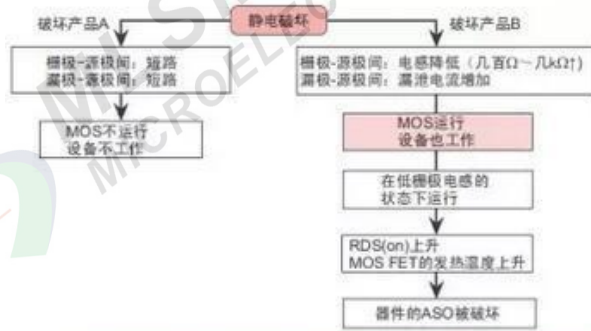
$$\text{谐振频率 } fr = \frac{1}{2\pi\sqrt{LC}}$$

典型失效形貌:



第五种: 栅极电涌、静电破坏

主要有因在栅极和源极之间如果存在电压浪涌和静电而引起的破坏, 即栅极过电压破坏和由上电状态中静电在 GS 两端 (包括安装和测定设备的带电) 而导致的栅极破坏。



典型失效形貌:

